

## COMPUTER MEMORY PROTECTION

**Patent number:** JP7500935T

**Publication date:** 1995-01-26

**Inventor:**

**Applicant:**

**Classification:**

**- international:** G06F12/14; G06F9/06

**- european:** G06F1/00R8; G06F12/14C1B; G06F21/00N1D2

**Application number:** JP19920508045T 19921105

**Priority number(s):** WO1992AU00594 19921105; AU1991PK09297 19911105

**Also published as:**



WO9309495 (A1)

EP0614553 (A1)

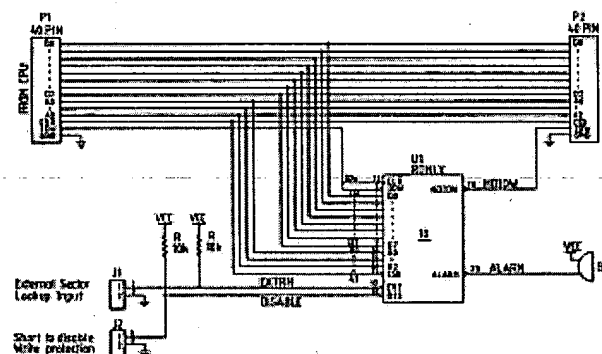
EP0614553 (A4)

**Report a data error here**

Abstract not available for JP7500935T

Abstract of corresponding document: **WO9309495**

A write protection device (10) prevents data from being written to selected portions of the hard disc of a computer. The write protection device is connected between the CPU of the computer and the controller for the hard drive. The write protection device monitors the read/write commands from the CPU to the controller. The address of each write command is compared with preselected address(es) stored in registers (12, 15) corresponding to the partition area and boot sector, and/or any other preselected address listed in a look-up table (160). In the event of a positive comparison, the write command is prevented from reaching the controller. Individual sectors of the disc can be write protected while still permitting writing to other sectors, even within the same cylinder. Low level format commands can be detected and disabled separately from write commands.



Data supplied from the **esp@cenet** database - Worldwide

**BEST AVAILABLE COPY**

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表平7-500935

第6部門第3区分

(43) 公表日 平成7年(1995)1月26日

(51) Int.Cl. <sup>9</sup>	識別記号	庁内整理番号	F I
G 0 6 F 12/14	3 1 0 F	9293-5B	
9/06	5 5 0 Z	9367-5B	

審査請求 未請求 予備審査請求 有 (全 6 頁)

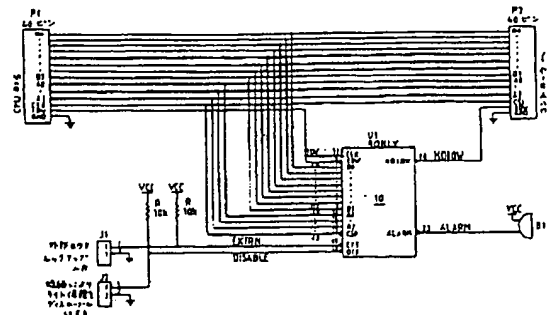
(21) 出願番号 特願平5-508045  
 (86) (22) 出願日 平成4年(1992)11月5日  
 (85) 翻訳文提出日 平成6年(1994)5月6日  
 (86) 国際出願番号 PCT/AU92/00594  
 (87) 国際公開番号 WO93/09495  
 (87) 国際公開日 平成5年(1993)5月13日  
 (31) 優先権主張番号 PK9297  
 (32) 優先日 1991年11月5日  
 (33) 優先権主張国 オーストラリア (AU)  
 (81) 指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, SE), AU, CA, JP, US

(71) 出願人 オーストラリアン・テック・サポート・ピーディーワイ・リミテッド  
 オーストラリア 4501 クイーンズランド、ラウントン、ジムバイ・ロード 717番  
 (72) 発明者 ロジャース、トーマス・ジョゼフ  
 オーストラリア 4500 クイーンズランド、ストラスバイン、ヘッジ・ストリート 45番  
 (74) 代理人 弁理士 青山 淳 (外2名)

(54) 【発明の名称】 コンピュータメモリ保護

(57) 【要約】

ライト保護装置(10)は、データがコンピュータのハードディスクの選択された部分に書き込まれることを防止する。ライト保護装置は、コンピュータのCPUとハードディスク駆動装置の制御器との間に接続される。ライト保護装置は、CPUから制御器へのリード/ライトコマンドを監視する。各ライトコマンドのアドレスは、パーティションエリア、ブートセクタ、および/または、ルックアップテーブル(160)にリストされた他の前もって選択されたアドレスに対応するレジスタ(12、15)に格納された前もって選択されたアドレスと比較する。正の比較の場合は、そのライトコマンドは、制御器に達するのを妨げられる。ディスクの個々のセクタは、ライト保護をできる一方、同じシリンダ内であっても、他のセクタへの書込は許される。低レベルフォーマットコマンドは、検知でき、ライトコマンドとは別々にディスエーブルにされる。



請求の範囲

1. CPUと記憶装置のための制御器とを備えたコンピュータの記憶装置の1以上の選択された部分へのデータの所望しないライトを防止する装置であって、この装置は、ライト保護装置を備え、このライト保護装置は、データがライトされることを意図されない、上記の記憶装置の1以上の選択された部分のアドレスを含む記憶手段と、上記の記憶装置に対するライトコマンドのアドレスをリードするデコード手段と、このライトアドレスを上記の選択された部分のアドレスと比較する比較器手段と、この比較器手段の出力に応じて、ライトコマンドをディスエーブルにするディスエーブル手段とを備え、このライト保護装置が、CPUと上記の制御器との間に結合されることを特徴とする装置。
2. 請求の範囲第1項に記載された装置において、上記の記憶装置がハードディスクである装置。
3. 請求の範囲第2項に記載された装置において、上記のハードディスクのパーティションエリアのアドレスとブートセクタとが上記の記憶手段にあらかじめセットされている装置。
4. 請求の範囲第3項に記載された装置において、上記の記憶手段は、さらにルックアップテーブルを備え、上記のハードディスクのライト保護をされる他の部分のアドレスがこのルックアップテーブルに格納される装置。
5. 請求の範囲第1項に記載された装置において、上記のデコード手段は、また、フォーマットコマンドを検知でき、上記のディスエーブル手段にこのフォーマットコマンドを無効にするための出力を与える装置。
6. 請求の範囲第1項に記載された装置において、上記のライト保護装置は、さらに、上記の比較器手段に応じて上記のメモリ装置のライト保護をされた部

(c) このライトアドレスを上記の前もって選択された部分のアドレスと比較し、

(d) 上記の前もって選択された部分に対応するアドレスを有するライトコマンドをディスエーブルにし、

上記のステップ(a)～(d)が、CPUと上記の制御器との間に結合される保護装置により実行されることを特徴とする方法。

14. 請求の範囲第13項に記載された方法において、さらに、上記の制御器へのフォーマットコマンドを検知しディスエーブルにする方法。

分へのライトの試みを警告手段を備える装置。

7. 請求の範囲第6項に記載された装置において、上記の警告手段は、上記のデコード手段のフォーマットの見地によってもトリガーされる装置。

8. 請求の範囲第1項に記載された装置は、さらに、ユーザの操作により、上記のライト保護装置の演算をディスエーブルにする手段を備える装置。

9. 請求の範囲第1項に記載された装置において、上記のディスエーブル手段は、ライトコマンドが上記の制御器に達するのを防ぐ論理スイッチ手段を含む装置。

10. CPU、記憶装置、制御器手段およびこのメモリの制御手段を備えたコンピュータとともに使用されるライト保護回路であって、このライト保護回路は、上記のメモリの前もって選択された部分にアドレスされた上記の制御器手段へのライトコマンドをディスエーブルするディスエーブル手段を備え、このライト保護回路が、上記のCPUと上記の制御器手段との間に接続されるように調整されることを特徴とする回路。

11. 請求の範囲第10項に記載されたライト保護回路は、CPUから上記のメモリの制御器へのライトコマンドのアドレスをリードするデコード手段と、ライト保護を意図される上記のメモリの部分に対応する格納されたアドレスと上記のライトアドレスと比較する比較器手段と、この格納されたアドレスにアドレスされたライトコマンドをディスエーブルにするディスエーブル手段とを備える回路。

12. 請求の範囲第10項に記載された装置は、さらに、フォーマットコマンドをディスエーブルにする手段を備える装置。

13. CPUと記憶装置のための制御器とを備えたコンピュータの記憶装置の1以上の選択された部分へのデータの所望しないライトを防止する方法であって、

(a) データがライトされることを意図されない、上記の記憶装置の1以上の選択された部分を選択し、この部分のアドレスを記憶し、

(b) 上記のCPUから上記の制御器へのライトコマンドのアドレスをリードし、

明 細 書

コンピュータメモリ保護

この発明は、コンピュータの安全保障に関する。特に、この発明は、コンピュータのハードディスクなどの記憶装置の選択された部分へのデータの無許可の書き込みを防止する方法と装置に関する。本発明は、特に、コンピュータメモリ装置に常駐するようになる「ウイルス」プログラムの防止に有用である。

発明の背景

いわゆる「ウイルス」コンピュータプログラム（または、より短くはウイルスという）は、コンピュータの正常なまたは意図した使用に干渉するように設計された有害なプログラムである。いくつかのウイルスはその複製において有害であるだけであるけれども、多くのウイルスは、重大な損害、たとえばハードディスクの価値あるデータを破壊することまたはそのようなデータを読み出しできなくすること等、を起こそうという悪意の意図により書かれる。そのようなコンピュータウイルスにより起こされる損害は致命的になりうる。

どのウイルスも、その効果に無関係に、コンピュータシステムの安全保障に対する脅威である。コンピュータメモリの中への道を見出したかも知れないウイルスプログラムを探し根絶し、失われたデータとプログラムを元に戻すために、大きな費用とダウン時間が用いられる。近年のウイルスプログラムの流行と変化の増加につれ、ウイルスは、大きいものから小さいものまでの全てのコンピュータシステムを重大な脅威で苦しめている。

種々のウイルス検知技術が提案されている。そのような技術は通常はソフトウェアに基づいている。典型的には、アンチ・ウイルスプログラムは、ハードディスクなどのコンピュータメモリにおけるウイルスの存在を、ウイルスを特定する2進数の特徴的なストリングを探索することにより、検知しようとする。しかし、そのようなソフトウェア技法は、既知のウイルスの全てに対しては有効ではない。

さらに、いくつかのウイルスプログラムは、その特徴的なプログラムを「突然変異」し変更し、これにより、そのようなプログラムを通常のソフトウェア技法を用いて検知できなくなることが知られている。

もう1つのアンチ・ウイルスプログラムは、割込みコマンドをとらえることによりウイルスの意図された演算を妨げることを意図する。しかし、この知られたプログラムは、いくつかのウイルスに対しては常には有効でなく、いくつかのウイルスに対しては完全に無効である。

米国特許第5, 144, 680号(および、これに相当するオーストラリア特許出願第40085/89号)は、コンピュータをウイルスに対して保護するために、コンピュータのハードディスクに対するデータの所望しないライトとリードの演算に対してのコンピュータの安全保障の方法を記載する。この方法は、ディスク制御器とディスク駆動装置のリード/ライトヘッドとの間に論理回路を設け、そのようなデコードに対応して、ディスク駆動装置からのリードまたはライトの演算を制御する。

しかし、米国特許第5, 144, 680号による保護技法は、いくつかの固有の欠点を有する。第1に、論理回路が制御器とハードディスクの間に設けられるので、ディスクの全シリンドラのリードまたはライトの保護のみが可能である。すなわち、ディスクのあるシリンドラの中の複数のセクタを区別することができない。たとえば、ディスクのシリンドラ0、ヘッド0、セクタ1は、通常は、パーティションテーブルを有し、セクタの残りは使用されない。この従来のシステムは、ただ1つのセクタがウイルスプログラムに対する警戒として保護されることが要求されるときでも、シリンドラ上の全セクタが保護されることを要する。さらに、シリンドラ0、ヘッド1、セクタ1は、通常は、マスタDOSブートレコードに割り当てられ、シリンドラ0、ヘッド1、セクタ2は、通常は、ファイルアロケーションテーブルである。ファイルアロケーションテーブルではなく、マスタDOSブートレコードを保護することが希望されたとしても、この従来の方法は、シリンドラ内でのそのような区別を可能にしない。

第2に、この従来の方法と装置は、ディスク制御器とリード/ライトヘッドが

ークの記憶装置の1以上の選択された部分へのデータの所望しないライトを防止する方法を提供する。この方法は、(a) データがライトされることを意図されない、上記の記憶装置の1以上の選択された部分を選択し、この部分のアドレスを記憶し、(b) 上記のCPUから上記の制御器へのライトコマンドのアドレスをリードし、(c) このライトアドレスを上記の前もって選択された部分のアドレスと比較し、(d) 上記の前もって選択された部分に対応するアドレスを有するライトコマンドをディスエーブルにするステップからなり、このステップ(a)〜(d)が、CPUと上記の制御器との間に結合される保護装置により実行される。

また、好ましくは、低レベルフォーマットコマンドは、検知され、ディスエーブルにされる。

「データ」という用語は、記憶装置に電氣的または磁氣的なフォーマットで格納できる情報またはプログラムを含む。

典型的には、上記の記憶装置は、コンピュータのハードディスクであるが、レーザディスク、フロッピーディスク、RAMなどのセクターにされまたはアドレス可能な不揮発性記憶装置であってもよい。

上記のメモリは、ハードウェア手段によりライト保護をされるので、安全保障システムは、ソフトウェアによってオーバーライトされず、すなわち、だまされない。

ハードウェアを用いて、記憶装置の前もって選択された部分にデータをライトすることを物理的に防止するので、記憶装置のこれらの部分は、効果的に読み専用メモリになり、データは読み出されるが、書き込みを許さない。記憶装置の前もって選択された部分において全データがライトを防止されるので、ウイルスは、その組成や演算モードに無関係に、妨げられる。なぜなら、そのようなウイルスは、記憶装置の前もって選択された部分に常駐することができないからである。

本発明の1つの効果は、特定のアドレスに対応する記憶装置の個々の部分が別々に保護されることである。したがって、もし記憶装置がハードディスクであるならば、あるシリンドラの個々のセクタは保護できる。論理回路は、ライトアドレ

単一のユニットとして設けられるコンピュータシステムに対して適当でない。

第3に、別々のケーブルが制御信号とデータ信号とに対して与えられるので、米国特許第5, 144, 680号の保護装置は、アドレスされるシリンドラを追跡するためのカウンタを必要とする。

第4に、この従来の保護装置は、CPUによりディスク制御器に送られる信号、たとえばライトコマンドと「低レベル」フォーマットコマンド、を区別できない。ライト保護装置は、制御器とディスクとの間に位置されるので、制御器がデータをライトしているか低レベルフォーマットコマンドを実行しているかを、制御器を出る同じ信号を両者が与えるので、区別できない。

本発明の目的は、ウイルスなどの所望されない情報、データまたはプログラムがコンピュータのデータ記憶装置に書き込まれるのを防止する改良された装置と方法を提供することである。

#### 発明の概要

1つの広い形では、本発明は、CPUと記憶装置のための制御器とを備えたコンピュータの記憶装置の1以上の選択された部分へのデータの所望しないライトを防止する装置を提供する。この装置は、ライト防止装置を備える。このライト防止装置は、データがライトされることを意図されない、上記の記憶装置の1以上の選択された部分のアドレスを含む記憶手段と、上記の記憶装置に対するライトコマンドのアドレスをリードするデコード手段と、このライトアドレスを上記の選択された部分のアドレスと比較する比較器手段と、この比較器手段の出力に応じて、ライトコマンドをディスエーブルにするディスエーブル手段とを備える。そして、このライト防止装置が、CPUと上記の制御器との間に結合されることを特徴とする。

また、好ましくは、上記のデコード手段は、低レベルフォーマットコマンドを検知でき、これらのコマンドは、保護されるセクタへのライトコマンドと同様にしてストップされる。

別の形では、本発明は、CPUと記憶装置のための制御器とを備えたコンピュ

スをデコードし、それをライト保護をされるセクタの格納されているアドレスと比較することにより、あるセクタにライトしようとする試みを検知する。もし「保護」されたセクタへのライトが試みられるならば、そのライトコマンドはディスエーブルにされる。すなわち、ライトコマンドは、制御器に達するのを妨げられ、あるいは無効にされる。しかし、もし保護されないセクタへの書き込みが試みられるならば、そのライトコマンドは、そのセクタは保護されるセクタと同じシリンドラにあるかもしれないけれども、実行を許可される。

ウイルスプログラムは、典型的には機械的ディスク駆動装置に挿入された(ウイルスプログラムを有する)フロッピーディスクを用いてコンピュータのスイッチが入れられるとき、通常は、コンピュータのハードディスクのブートセクタに移される。この発明の好ましい実施例では、ブートセクタと、パーティションエリアにおける全セクタは、永久にライトを禁止される。すなわち、コンピュータのハードディスクのこれらの部分は、通常は、データまたはプログラムのそこへのライトを防止するように常に選択される。

記憶装置の他の部分がライトを禁止されるならば、これらの部分のアドレスは、ルックアップテーブル、すなわち、不揮発性メモリに格納できる。ライトコマンドのアドレスは、次に、ライトコマンドが実行されるか否かを確かめるために、ルックアップテーブルのアドレスとも比較される。

この発明のライト保護装置がCPUと制御器との間に挿入されるので、低レベルフォーマットコマンドなどの他のコマンドが実行されるのを選択的に防止できるという効果がある。

本発明をさらに十分に理解し実施するために、その好ましい実施例が添付の図面を参照して説明される。

#### 図面の簡単な説明

図1は、コンピュータシステムに結合されるこの発明の1実施例のライト保護回路を説明する回路図である。

図2は、固定されたメモリ部分のための図1のライト保護回路の1部の回路図

である。

図3は、選択可能なメモリ部分のための図1のライト保護回路の1部の回路図である。

#### 好ましい実施例の説明

説明される実施例のライト保護回路は、メモリ装置すなわち格納装置、典型的にはハードディスクに送られる全コマンドをモニタする。これらのコマンドは、リード/ライトヘッドまたは他の機構を格納装置のある部分、すなわち、ハードディスクのあるセクタへ動かす。特に、このライト保護装置は、ライトコマンドとフォーマットコマンドを検知する。

ライト保護装置は、これらのセクタコマンドを追跡し、ライトアドレスを、予め選択されたアドレスおよび/またはロックアップテーブルにおけるアドレスと比較し、ライトコマンドが許可できるかを決定する。もしライトアドレスが予め設定されたセクタまたはロックアップテーブルにリストされたセクタに対応するならば、ライト保護回路は、たとえば、そのコマンドが格納装置に達するのを許可しないことにより、ライトコマンドをディスエーブルにする。低レベルフォーマットコマンドもディスエーブルにされる。しかし、全リードコマンドは、影響されない。

図面、特に図1に示されるように、ライト保護回路10は、カード上に実装でき、CPUと、コンピュータのハードディスク（または他の格納装置）の制御器との間に接続される。カードの入力と出力とに結合されるプラグインおよび/またはビジーバックの結合は、コンピュータへの早くかつ簡単な取り付けを可能にする。

ライト保護装置は、メモリデータバスを引き出し、CPUからハードディスクのための制御器へのコマンドをモニタする。これらのコマンドは、リード、ライト、フォーマット、リキャリブレート（recalibrate）、ベリファイ（verify）、リセット、アイデンティファイ（identify）のコマンドを含む。リキャリブレート、ライト、フォーマットおよびリセットのコマンドが検知される。ハードディスク

ジャンプスイッチ12は、ANDゲート5の入力に接続され、たとえば保護エリアへの書込が必要となるに、ライト保護機構を効果的に短絡する。ジャンプスイッチ12は、好ましくは、キーで操作できる。

ハードディスクの他のセクタがライトを禁止されるならば、そのようなセクタのヘッド/シリンダ/セクタのアドレスは、EPROM、EEPROM、電池でバックアップされたスタティックRAMなどの不揮発性メモリの中のロックアップテーブルに格納でき、ジャンプスイッチ11を介してORゲート4に接続される。図3に示されるように、1メガバイトEEPROM100は、ライト保護をされたセクタの位置を格納するために設けられる。

各コマンドアドレスは、プログラマブルロジックアレイなどの適当な比較器手段を用いて、前もって選択されたセクタのアドレスと比較される。比較の出力は、ジャンプスイッチ11を介してORゲート4の入力に送られる。したがって、もしコマンドアドレスがパーティションエリア、ブートセクタ、または、ロックアップテーブル180においてリストされた前もって選択されたアドレスのいずれかに対応するならば、ANDゲート5の出力は、高レベルであり、ANDゲート6の（制御器への）出力は、低レベルであり、したがって、CPUからのライトコマンド（IOW）は、記憶装置制御器に達するのを効果的に妨げられる。

ANDゲート5の出力とデコード11のFORMAT COMMAND出力は、ORゲート10に接続され、ORゲート10の出力は、インバータ8と警報器8に接続される。このようにして、制御器に接続される任意の物理的駆動装置への任意の低レベルフォーマットコマンドがハードディスク駆動装置に達するのを妨げられ、また、警報器8もトリガする。したがって、図示された実施例のライト保護装置は、低レベルフォーマットに対して保護するとともに、ライトコマンドを許可する。

まとめると、図示された実施例のライト保護装置は、ハードディスク制御器とともに、リード/ライトコマンドを並列にモニタし、通常は、全コマンドを制御器に達することを許す。しかし、ライトコマンドが出され、かつ、リード/ライトヘッドが限定されたセクタに位置されるとき、このライトコマンドは、制御器

の中の1セクタは、ハードディスク装置の制御器におけるレジスタに値を書き込むことにより選択され、リード/ライトヘッド、トラックまたはシリンダ、および、そのシリンダ上の要求されるセクタを選択する。

図2にさらに詳細に示されるように、データバスにおけるコマンドは、命令デコード11により追跡され、命令デコード11は、ライトコマンドまたは低レベルフォーマットコマンドを検知し、適当な出力を与える。このコマンドは、また、前もって選択された値を検知するように前もって設定されたレジスタ12〜15に送られる。図示される実施例では、これらの値は、ハードディスクのパーティションエリアの全セクタとブートセクタとに対応する。（パーティションエリアは、シリンダ0、ヘッド0およびそのシリンダ/ヘッド上の全セクタである。ブートセクタは、シリンダ0、ヘッド1、セクタ1である。）

レジスタ12〜15に送られるコマンドアドレスのセクタは、前もってセットされたパーティションエリアまたはブートセクタを各セクタアドレスの1つに対応するならば、ANDゲート2またはANDゲート3の出力が高レベルであり、したがって、ORゲート4の出力も高レベルである。ORゲート4の出力と、命令デコード11からのライトコマンドとから、ANDゲート5によりAND演算が行われる。

ANDゲート5の出力は、インバータ9により反転され、ANDゲート6によりシステムライトコマンドとのAND演算が行われる。ANDゲート6の出力（HD IOW）は、記憶装置制御器に送られる。こうして、もしコマンドアドレスが、ラッチ12〜15における前もってセットされたアドレスの1つに対応するならば、ライトコマンドは、記憶装置制御器に達するのを妨げられる。

もしANDゲート5の出力が高レベルになるならば、警報器8が、フリップフロップ7によりトリガされ、ディスクの保護エリアにライトが試みられたことを示す。警報器8がトリガされたなら、フリップフロップ7のNQ出力は低レベルにラッチされ、全ライトコマンドは、ドライブすなわちセクタに無関係に、ANDゲートによりストップされる。このことは、フェールセーフとして作用し、保護されるエリアが殺かされるとときにそれ以上の損害を防止する。

に達するのを妨げられ、これにより、保護エリアへの書込を防止する。低レベルフォーマットコマンドは、また、ライトコマンドから別々にブロックされる。

このライト保護システムの1つの効果は、ライトコマンドの正当性を判断するのに必要な時間にオーバーヘッドがないため、作動において劣化がないことである。

以上の説明は、本発明の1実施例のみを説明したが、以下の請求の範囲において定義された発明の範囲を外れることなく、当業者にとって明らかな変形は本発明に對しなすことができる。たとえば、このライト保護装置は、ハードディスクに特に参照して説明されたが、セクタ型のフォーマットに基づく任意の記憶システムに使用できる。

デコード11は、また、他の選択されたコマンドがディスエーブルにされたことを検知するように変形できる。

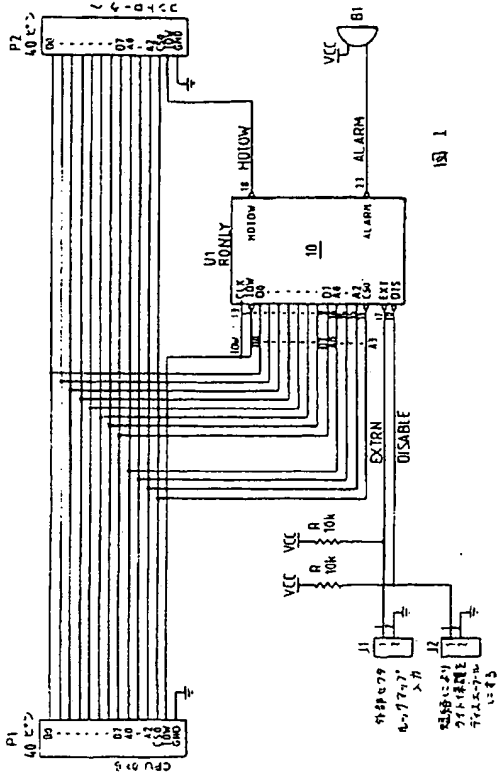


図 1

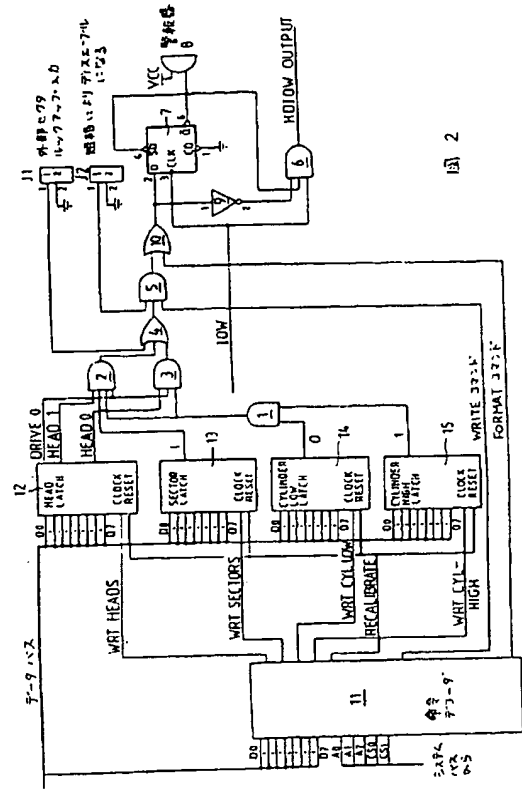


図 2

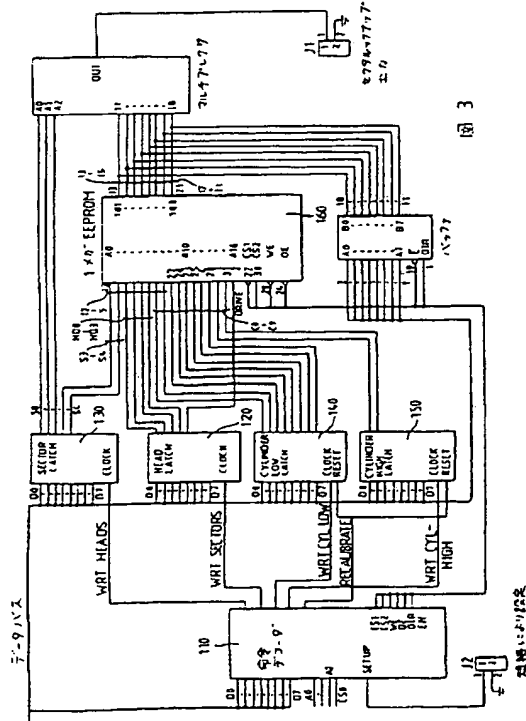


図 3

国際調査報告

International application No.  
PCT/JP85/00514

A. CLASSIFICATION OF SUBJECT MATTER Int. Cl. 8 CODE 11/00, 12/14		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELD SEARCHER		
Minimum documentation searched (classification system followed by classification symbols) IPC CODE 11/00, 12/14		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched AU (PC) as above		
Exhaustive search was conducted during the international search phase of data base, and where practicable, search terms used		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Character of disclosure, with indication, where appropriate, of the relevant passages	Relevant to Claim No.
X, P	Patent abstract of Japan, P-1313, page 37, JP-A, 3-159359 (FUJITSU LTD) 19 November 1991 (19.11.91)	(1)-(14)
X	Patent abstract of Japan, P-704, page 139, JP-A, 63-63343 (YAMATAKE HONEYWELL CO LTD) 7 July 1993 (07.07.93)	(1)-(14)
Y, P	Patent abstract of Japan, P-1429, page 25, JP-A, 4-167628 (TOSHIBA CORP), 15 June 1992 (15.06.92)	(1)-(14)
Y	Patent abstract of Japan, P-1316, page 9, JP-A, 3-110630 (TOSHIBA CORP) 10 May 1991 (10.05.91)	(1)-(14)
* Further documents are listed in the continuation of Box C.		
X See prior art documents		
* Special categories of cited documents:		
"A"	Documents defining the present state of the art which are made available to the public by any means before the priority date of the invention.	"T"
"B"	Documents which are not made available to the public before the priority date of the invention but which are made available to the public after the priority date of the invention.	"X"
"C"	Documents which are not made available to the public before the priority date of the invention but which are made available to the public after the priority date of the invention.	"Y"
"D"	Documents which are not made available to the public before the priority date of the invention but which are made available to the public after the priority date of the invention.	"Z"
Date of the actual completion of the international search: 3 February 1993 (03.02.93)		
Date of mailing of the international search report: 03 FEB 1993 (03.02.93)		
Name and mailing address of the ISA/AU: AUSTRALIAN PATENT OFFICE PO BOX 200 WOOLLENBEE ACT 1506 AUSTRALIA Perthville No. 04 3333739		
Author's name: J.W. THOMSON Telephone No. 0841 781214		

Form PCT/ISA/210 (Continuation of form used (22) 01/92) (English)

国际调查报告

International application No.  
PCT/AU92/00934

DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Number of documents, with indication, where appropriate, of the relevant passages	Reference to Class No.
Y	Patent abstract of Japan, P. 004, Page 77, JP.A. 1-213733 (FUJITSU LTD) 25 August 1989 (78.06.99)	(1-14)
A.P	Patent abstract of Japan, P. 1309, Page 166, JP.A. 3-251838 (FUJITSU LTD) 12 November 1991 (12.11.91)	
A	Patent abstract of Japan, P. 504, page 112, JP.A. 61-111234 (TOSHIBA CORP) 30 May 1986 (76.05.86)	
Y	AU.A. 40993/89 (8052) 8 March 1990 (86.03.90)	(1-14)

Form PCT/ISA/217 (continuation of annex thereto 1992) signed

特表平7-500935 (6)

国际调查报告

International application No.  
PCT/AU92/00934

This Annex lists the known "A" publication level patent family members relating to the present documents filed in the above-national international search report. The Australian Patent Office is in no way liable for these particulars which are merely given for the purpose of information.

Patent Document Cited in Search Report		Patent Family Members			
AU	40993/89	GB	2122499	US	5141640
				ZA	907121
END OF ANNEX					

Form PCT/ISA/217 (Patent family members 1992) signed

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**